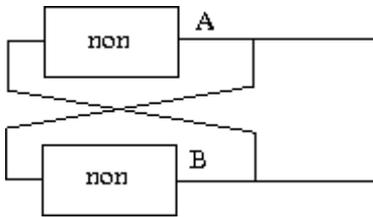


TD TP 2^{ième} partie (architecture) : La mémoire

Un premier circuit :



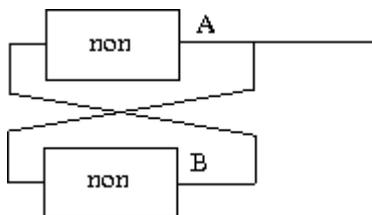
Compléter

Si A=0 B =.. puis A=..

Si A=1 B =.. puis A=..

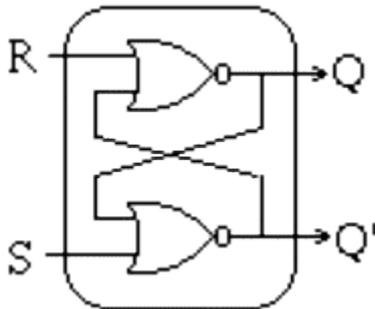
Il est difficile de prédire l'état dans lequel se retrouve un tel circuit, quand on le met sous tension. Il se trouve d'abord, pendant une courte durée, dans un état instable dans lequel les deux sorties *A* et *B* sont dans l'état 0, l'entrée des deux portes *non* est alors dans l'état 0, et l'une d'elle produit un état 1 en sortie, un peu avant l'autre, si bien que l'autre, ayant désormais son entrée dans l'état 1, garde sa sortie dans l'état 0. C'est donc une différence de vitesse entre les portes *non* qui détermine l'état du circuit quand on le met sous tension. Cette différence de vitesse est-elle même due à une infime différence de température, de longueur de fil, de pureté des matériaux utilisés pour construire les transistors, *etc.* Ce phénomène est un exemple de *rupture de symétrie*. Dans le circuit, les points *A* et *B* sont parfaitement symétriques, mais pour arriver à un état ou à un autre, il faut que cette symétrie soit rompue. Les ruptures de symétrie sont fréquentes en physique. Par exemple, si on pose une balle de ping-pong sur le sommet du filet, de manière parfaitement symétrique, elle ne peut pas tomber d'un côté ou de l'autre sans briser cette symétrie. Pourtant il est très rare qu'elle reste en équilibre au sommet du filet : elle finit en général par tomber d'un côté ou de l'autre. Ici encore, un souffle de vent, une petite secousse, ou une imperfection dans la construction de la balle suffit à décider le côté duquel elle tombera.

En supprimant la sortie *B* et en ne gardant que la sortie *A*



on obtient un circuit qui a deux états stables. La sortie *A* vaut 0 dans le premier et 1 dans le second. On peut donc dire que ce circuit *mémore* la valeur 0 dans le premier cas et la valeur 1 dans le second. Ce circuit est donc un *circuit mémoire*.

Un deuxième circuit : la bascule RS



Rappeler la table de vérité du nor.

On examine les sorties dans cet ordre $Q(t)$ puis $Q'(t)$ puis $Q(t+1)$ puis $Q'(t+1)$. (t représente un instant donné).

Exprimer $Q'(t)$ en fonction de $Q(t)$ puis $Q(t+1)$ en fonction de $Q'(t)$.

En déduire une expression de $Q(t+1)$ et de $Q'(t+1)$ en fonction de R , S et $Q(t)$.

Etablir leur table de vérité.

Que fait ce circuit ?

Vérifier que si (R,S) est différent de $(1,1)$ alors $Q'(t+1) = \text{non}(Q(t+1))$.

Il y a 2 manières de passer de l'état $(R,S)=(1,1)$ à l'état $(R,S)=(0,0)$.

En examinant ces 2 cas, on s'aperçoit que soit $Q(t+1)=1$ soit $Q(t+1)=0$ d'où une indétermination.

L'état $(R,S)=(1,1)$ est à éviter.

Cette bascule asynchrone se résume ainsi

R	S	Q	Q'	
0	0	Q	non(Q)	Q est mémorisée : Q ne change pas
0	1	1	0	Q prend la valeur 1 : SET ou mise à 1
1	0	0	1	Q prend la valeur 0 : RESET ou mise à 0
1	1	0	0	à proscrire

(On peut aussi utiliser des nand)

Remarques sur la bascule RS

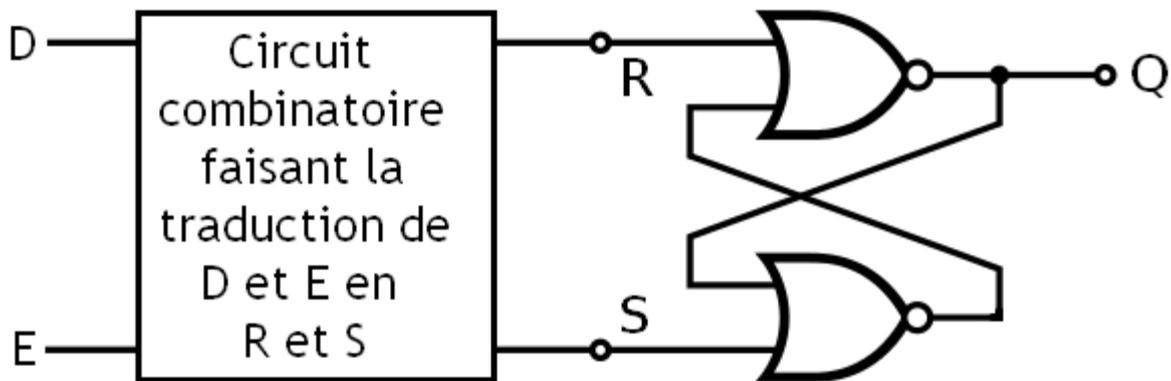
1) On peut exprimer $Q(t+1)$ en fonction de $Q(t)$.

On trouve alors $Q(t+1) = \overline{R} \cdot (S + Q(t))$

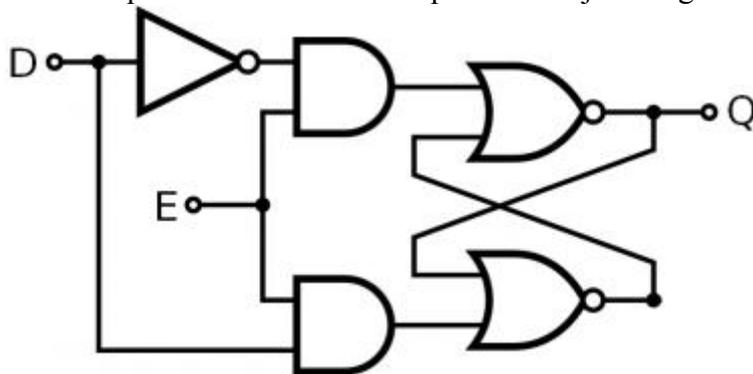
2) Maintenant si on examine les sorties dans cet ordre : $Q'(t)$ puis $Q(t)$ puis $Q'(t+1)$ puis $Q(t+1)$

On peut vérifier que l'on retrouve $Q(t+1) = \overline{R} \cdot (S + Q(t))$

Un troisième circuit : la bascule D



Voilà en quoi consiste ce circuit que l'on a rajouté à gauche de la bascule RS :



Si $E=0$ alors R et S valent 0 et la valeur de Q reste inchangée

Si $E=1$: $D=1 \Rightarrow R=0$ et $S=1$ donc Q prend la valeur 1

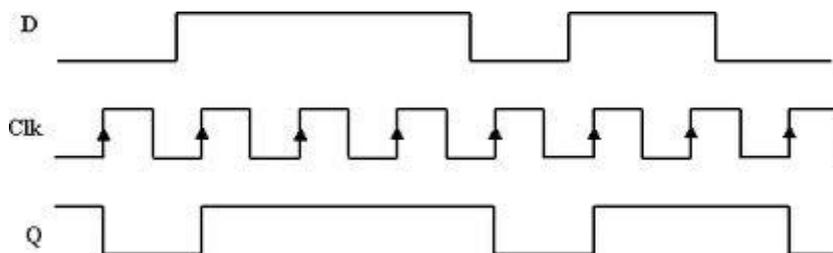
 : $D=0 \Rightarrow R=1$ et $S=0$ donc Q prend la valeur 0

Autrement dit si $E=1$ $Q=D$

Conclusion si $E=0$ Q ne change pas et si $E=1$ Q prend la valeur D

$E = \text{Clk}(\text{clock})$ est l'horloge et $D(\text{data})$ la donnée et ce circuit est une mémoire élémentaire 1 bit : c'est la bascule D.

Si D ne change pas, Q non plus et si D change, Q s'actualisera en prenant la nouvelle valeur de D quand E passera à 1 (front montant) comme le montre ce chronogramme :



A chaque front **montant** de l'horloge (quand E passe de 0 à 1) $Q = D$.

Observez ce qui se passe à la fin de ce chronogramme.